




ELECTROLUMINESCENCE DISPLAY DEVICE**Publication number:** JP2000163014 (A)**Publication date:** 2000-06-16**Inventor(s):** FURUMIYA NAOAKI**Applicant(s):** SANYO ELECTRIC CO**Classification:**

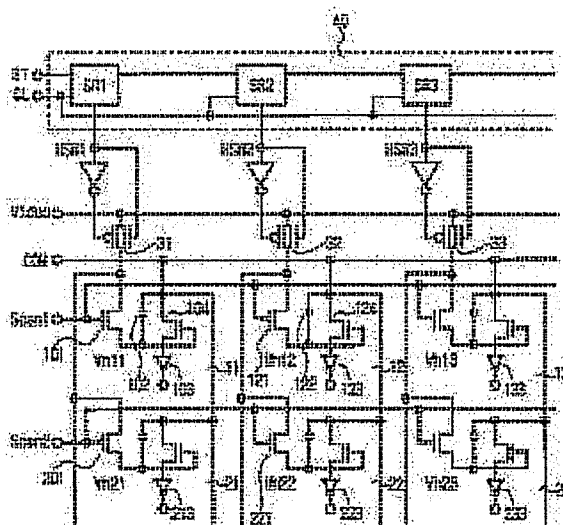
- international: **G09G3/30; G09G3/32; H01L51/50; H05B33/00; H05B33/12; H05B33/14; G09G3/20; G09G3/30; G09G3/32; H01L51/50; H05B33/00; H05B33/12; H05B33/14; G09G3/20; (IPC1-7): G09G3/30; H05B33/14**

- European: **G09G3/32A8C; G09G3/32A14**

Application number: JP19980337841 19981127**Priority number(s):** JP19980337841 19981127**Also published as:**
 **US2003020335 (A1)**
 **US6653750 (B2)**
 **TW447224 (B)**
 **KR20000035708 (A)**
Abstract of JP 2000163014 (A)

PROBLEM TO BE SOLVED: To provide a sure multi-level display with respect to an active matrix type electroluminescence display device.

SOLUTION: Relating to this device, a first TFT 101 for switching which is to be turned ON/OFF in accordance with a selection signal Scan1 and a second TFT 104 driving an EL element 103 having a light emitting layer in between one pair of its electrodes are used and also an analog switch 31 sampling an analog signal Video in a prescribed cycle and a capacitor 102 holding the sampled voltage from the analog switch 31 are provided for the device and the light emitting luminance of the EL element 103 is analogously controlled by impressing the analog voltage held on the capacitor 102 to the gate of the second TFT 104.



Data supplied from the esp@cenet database — Worldwide

Family list4 application(s) for: **JP2000163014****1 ELECTROLUMINESCENCE DISPLAY DEVICE****Inventor:** FURUMIYA NAOAKI**Applicant:** SANYO ELECTRIC CO**EC:** G09G3/32A8C; G09G3/32A14**IPC:** G09G3/30; G09G3/32; H01L51/50; (+13)**Publication info:** JP2000163014 (A) — 2000-06-16**2 ELECTRO LUMINESCENCE DISPLAY APPARATUS****Inventor:** GOMIYANA OAKI [JP]**Applicant:** SANYO ELECTRIC CO**EC:** G09G3/32A8C; G09G3/32A14**IPC:** G09G3/30; G09G3/32; H01L51/50; (+12)**Publication info:** KR20000035708 (A) — 2000-06-26**3 Electroluminescent display device****Inventor:** FURUMIYA NAOAKI [JP]**Applicant:** SANYO ELECTRIC CO [JP]**EC:** G09G3/32A8C; G09G3/32A14**IPC:** G09G3/30; G09G3/32; H01L51/50; (+12)**Publication info:** TW447224 (B) — 2001-07-21**4 ELECTROLUMINESCENCE DISPLAY APPARATUS FOR
DISPLAYING GRAY SCALES****Inventor:** KOMIYA NAOAKI [JP]**Applicant:** KOMIYA NAOAKI, ; SANYO
ELECTRIC CO., LTD**EC:** G09G3/32A8C; G09G3/32A14**IPC:** G09G3/30; G09G3/32; H01L51/50; (+12)**Publication info:** US2003020335 (A1) — 2003-01-30

US6653750 (B2) — 2003-11-25

Data supplied from the **esp@cenet** database — Worldwide

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-163014

(P2000-163014A)

(43)公開日 平成12年6月16日(2000.6.16)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
H 0 5 B 33/14		H 0 5 B 33/14	A 5 C 0 8 0

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21)出願番号 特願平10-337841

(22)出願日 平成10年11月27日(1998.11.27)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 古宮 直明

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74)代理人 100111383

弁理士 芝野 正雅

Fターム(参考) 3K007 AB00 BA06 CA01 DA00 DB03

GA00 GA04

5C080 AA06 BB05 DD03 DD30 EE29

FF11 GG12 JJ03 JJ04 JJ05

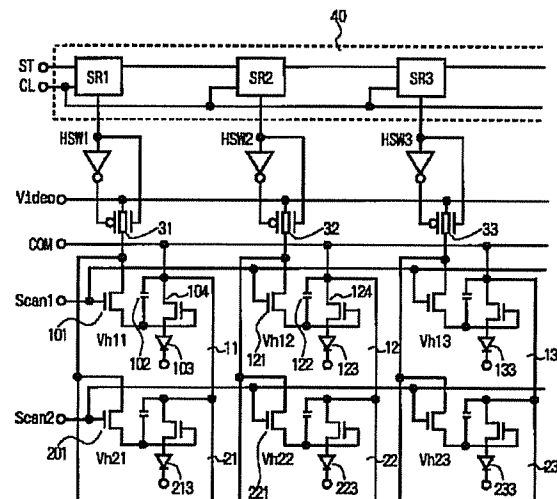
JJ06

(54)【発明の名称】 エレクトロルミネッセンス表示装置

(57)【要約】

【課題】 アクティブマトリクス型のエレクトロルミネッセンス表示装置において、確実な多階調表示を実現する。

【解決手段】 選択信号Scan1に応じてオンオフするスイッチング用の第1のTFT101と、一対の電極間に発光層を有するEL素子103を駆動する第2のTFT104とを用いると共に、アナログ映像信号Videoを所定の周期でサンプリングするアナログスイッチ31と、アナログスイッチ31からのサンプリング電圧を保持するコンデンサ102とを設け、第2のTFTのゲートにコンデンサ102に保持されたアナログ電圧を印加することにより、EL素子の発行輝度をアナログ的に制御する。



【特許請求の範囲】

【請求項 1】 一対の電極間に発光層を有するエレクトロルミネッセンス素子と、アナログ映像信号を所定の周期でサンプリングするサンプリング回路と、該サンプリング回路からのサンプリング電圧を保持するコンデンサと、前記サンプリング回路とコンデンサの間に挿入され、選択信号に応じてオンオフするスイッチング用の第 1 の薄膜トランジスタと、前記エレクトロルミネッセンス素子に接続され前記コンデンサに保持された電圧に応じて発行輝度を制御する駆動用の第 2 の薄膜トランジスタとを備えたことを特徴とするエレクトロルミネッセンス表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機エレクトロルミネッセンス (EL) 素子を薄膜トランジスタ (TFT) を用いて駆動するアクティブマトリクス型の表示装置に関する。

【0002】

【従来の技術】有機EL素子は、自ら発光するため液晶表示装置で必要なバックライトが要らず薄型化に最適であると共に、視野角にも制限が無いため、次世代の表示装置としてその実用化が大きく期待されている。

【0003】この有機EL表示装置には、単純マトリクス構造のパッシブ型と、TFTを用いるアクティブマトリクス型の 2 種類があり、アクティブマトリクス型においては、従来、図 4 に示す駆動回路が用いられていた。

【0004】即ち、図 4 において 3 が有機EL素子であって、1 画素分の駆動回路は、ドレインに表示信号Data1 が印加され、選択信号Scan1によりオンオフするスイッチング用の第 1 のTFT1 と、TFT1 のオン時に供給される表示信号Data1により充電され、TFT1 のオフ時には充電電圧Vh1を保持するコンデンサ2 と、ドレインが駆動電源電圧COMに接続され、ソースが有機EL素子3の陽極に接続されると共に、ゲートにコンデンサ2からの保持電圧Vh1が供給されることにより有機EL素子3を駆動する第2のTFT4とによって構成されている。

【0005】ここで、選択信号Scan1は、図 5a に示すように選択された 1 水平走査期間 (1 H) 中 H レベルになる信号であり、表示信号Data1は図 5b に示すように、パルス振幅が一定で表示しようとする発行輝度に応じてパルス幅が異なるパルス幅変調信号である。

【0006】このため、Scan1信号がHレベルになってTFT1がオンすると、表示信号Data1がコンデンサ2の一端に供給され、表示信号Data1のパルス幅に応じた電圧Vh1が図 5c に示すようにコンデンサ2に充電される。この電圧Vh1は、Scan1がLレベルになってTFT1がオフになっても、1 垂直走査 (1 V) 期間コンデンサ2に保持され続ける。そして、この電圧Vh1がTFT4のゲート電極に供給されているので、電圧Vh1に応じた輝度でEL素子が

発光するように制御される。つまり、表示信号Data1のパルス幅によって、階調表示を実現していた。

【0007】

【発明が解決しようとする課題】一般に、EL素子の電圧V-電流I特性は、図 6 に示すように非線形の関係にあり、電圧V-発光輝度B特性も同様図 6 に示すように非線形の関係になる。特に、アクティブマトリクス型では比較的低い電圧範囲で駆動するため、より線形性が悪くなる。このため、表示しようとする映像信号に対しては γ 補正が必要となる。しかしながら、このような γ 補正を施した映像信号についてはその階調レベルをパルス幅によって厳密に表現することは困難であり、従って、従来構成では多階調化が難しかった。

【0008】

【課題を解決するための手段】本発明は、一対の電極間に発光層を有するエレクトロルミネッセンス素子と、アナログ映像信号を所定の周期でサンプリングするサンプリング回路と、該サンプリング回路からのサンプリング電圧を保持するコンデンサと、前記サンプリング回路とコンデンサの間に挿入され、選択信号に応じてオンオフするスイッチング用の第 1 の薄膜トランジスタと、前記エレクトロルミネッセンス素子に接続され前記コンデンサに保持された電圧に応じて発行輝度を制御する駆動用の第 2 の薄膜トランジスタとを備えることにより、上記課題を解決するものである。

【0009】

【発明の実施の形態】図 1 は、本発明の実施形態を示す回路図であり、1 画素 11 の駆動回路は、選択信号Scan1がゲートに印加され、選択信号Scan1によりオンオフするスイッチング用の第 1 のTFT101と、TFT101のソースと駆動電源電圧COM間に接続され、TFT101のオン時に供給される表示信号により充電され、TFT101のオフ時には充電電圧Vh11を保持するコンデンサ102と、ドレインが駆動電源電圧COMに接続され、ソースが有機EL素子103の陽極に接続されると共に、ゲートにコンデンサ102からの保持電圧Vh1が供給されることにより有機EL素子103を駆動する第2のTFT104によって構成されている。TFT101、104はnチャンネルのTFTであって、駆動電源電圧COMは例えば10Vとといった正電位である。尚、コンデンサ102は、TFT101のソースと接地 (GND) 間に設けてもよく、また、TFT104としてはPチャンネルのTFTを用いてもよい。

【0010】有機EL素子103は、図 3 に示すように、ITO等の透明電極から成る陽極51とMgIn合金から成る陰極55との間に、MTDATAから成るホール輸送層52、TPDとRubreneから成る発光層53、Alq3から成る電子輸送層54を順に積層して形成されている。そして、陽極51から注入されたホールと陰極55から注入された電子とが発光層53の内部で再結合することにより光が放

たれ、図中の矢印で示すように光は透明な陽極側から外部へ放射される。

【0011】また、駆動用のTFT104は、図3に示すように、ガラス基板60上に、ゲート電極61、ゲート絶縁膜62、ドレイン領域63及びソース領域64を有するポリシリコン薄膜65、層間絶縁膜66、平坦化膜67を順に積層して形成されており、ドレイン領域63はドレイン電極68に、そして、ソース領域64は有機EL素子103の陽極である透明電極51に接続されている。

【0012】以上、1画素11の構成について説明したが、他の画素12、13、・・・、21、22、23・・・についても同様である。

【0013】ところで、図1に示すEL表示装置には、アナログの映像信号Videoが入力されており、マトリクス of 各列毎に、この信号Videoをサンプリングするアナログスイッチ31、32、33、・・・が設けられている。各アナログスイッチ31、32、33、・・・は、シフトレジスタ40から順次出力されるサンプリングパルスHSW1、HSW2、HSW3、・・・に応じてサンプリングを行い、サンプリング信号を対応する列の各画素に供給する。そして、各画素内では第1のTFTのドレインに表示信号としてサンプリング信号が供給される。例えば、同一列の画素11、21、・・・内では、アナログスイッチ31からのサンプリング信号は第1のTFT101、201のドレインに供給され、他の列の画素12、22、・・・においては、対応するアナログスイッチ32からのサンプリング信号が、各画素内の第1のTFT121、221のドレインに供給される。

【0014】一方、第1行目の画素11、12、13・・・には選択信号Scan1、第2行目の画素21、22、23・・・には選択信号Scan2というように、選択信号は行毎に異なる信号が供給されており、各画素内では選択信号が第1のTFTのゲートに印加されている。

【0015】次に、図2を参照しながら、本実施形態の動作を説明する。

【0016】まず、選択信号Scan1、Scan2、Scan3、・・・は、図2a、b、cに示すように、1垂直走査期間(1V)中に順次Hレベルになり、Hレベルを持続する期間は1水平走査期間(1H)である。サンプリングパルスHSW1、HSW2、HSW3、・・・は、図2d、e、fに示すように各水平走査期間中に順次Hレベルになり、そのパルス幅及びパルス振幅は一定である。

【0017】そこで、選択信号Scan1がHレベルになり、続いてサンプリングパルスHSW1がHレベルになると、アナログスイッチ31がオンしてその際入力されているアナログ映像信号Video(図2g)がサンプリングされる。この際画素11における第1のTFT101はオンしているので、サンプリングされたアナログ映像信号電圧はTFT101を介してコンデンサ102の一端に供

給され、HSW1がHレベルである期間コンデンサ102を充電する。HSW1及びScan1がLレベルの期間はTFT101がオフするので、図2hに示すように充電されたサンプリング電圧Vh11はコンデンサ102で1垂直走査期間中保持される。

【0018】このサンプリング電圧Vh11は、駆動用のTFT104のゲートに供給されるのでEL素子103はサンプリング電圧Vh11に応じた発光輝度で発光することとなり、Scan1及びHSW1が共にHレベルになるまでその輝度は持続される。HSW1の次にHSW2がHレベルになると、アナログスイッチ32でその際入力されているアナログ映像信号Videoがサンプリングされ、その電圧レベルVh12は図2iに示すように、画素12内のTFT121を介してコンデンサ122で保持される。そして、保持された電圧レベルVh12に応じた輝度でEL素子123が発光する。以下同様にして、同一列内のEL素子133・・・が順次発光する。その後、選択信号Scan1がLレベルになり、代わってScan2がHレベルになると、同様にサンプリングパルスHSW1、HSW2、HSW3に応じてアナログスイッチ31、32、33でアナログ映像信号がサンプリングされるが、Scan2がHレベルであるためにサンプリング電圧は第2行目の画素21、22、23内の各コンデンサに保持されるようになる。そして、保持された電圧Vh21、Vh22、Vh23に応じた輝度で各EL素子213、223、233が発光する。

【0019】このように、各画素ではアナログ映像信号電圧そのものがコンデンサに保持され、この電圧に応じてEL素子の発光輝度が制御されるので、アナログ的に細かく発光輝度を調整することが可能となる。勿論、映像信号を γ 補正してもアナログ電圧自体で発光輝度が調整されるので確実に対応可能となり、従って、多階調化を実現できる。

【0020】

【発明の効果】本発明によれば、サンプリングしたアナログ電圧によりEL素子の発光輝度を調整するようにしたので、アナログ的に階調制御が可能となり、従って、アクティブマトリクス型のEL表示装置において確実な多階調表示を実現できる。

【図面の簡単な説明】

【図1】本発明の実施形態を示す回路図である。

【図2】本実施形態の動作を説明するためのタイミングチャートである。

【図3】本実施形態におけるEL素子及びTFTの構造を示す断面図である。

【図4】EL表示装置の従来例を示す回路図である。

【図5】従来例の動作を説明するためのタイミングチャートである。

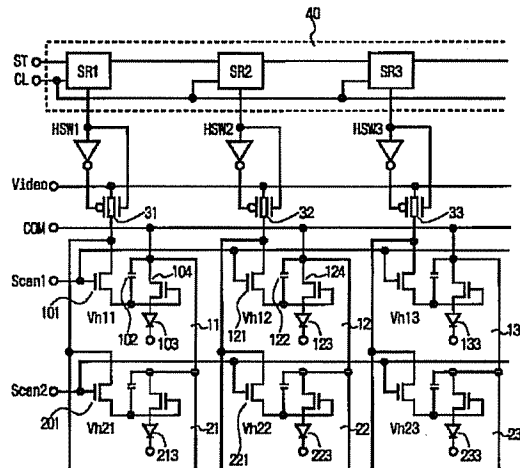
【図6】EL表示装置の電圧-電流又は輝度特性を示す特性図である。

【符号の説明】

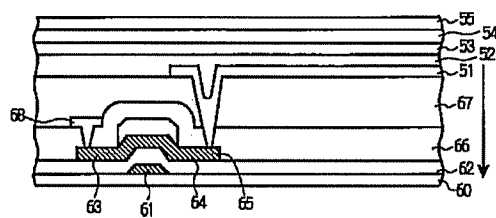
1、101、121、201、221 第1のTFT
 2、102、122 コンデンサ
 3、103、123、133、213、223、233
 EL素子

4、104、124 第2のTFT
 31、32、33 アナログスイッチ
 40 シフトレジスタ

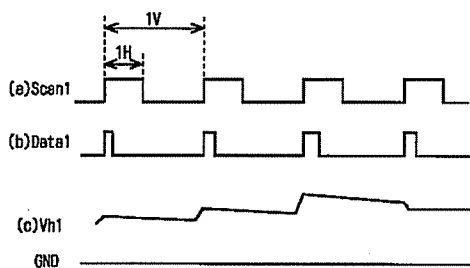
【図1】



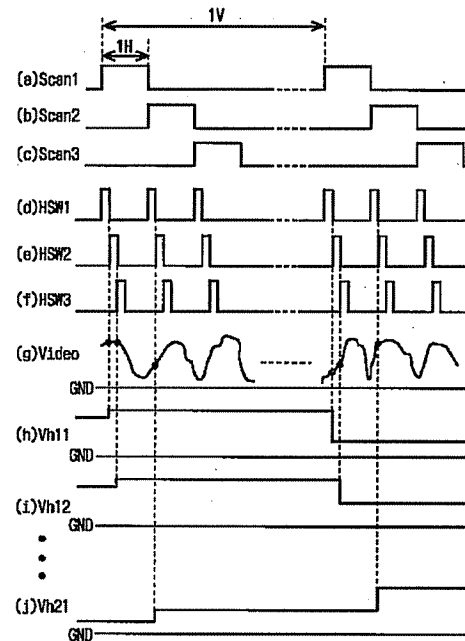
【図3】



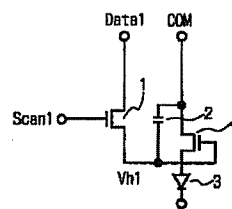
【図5】



【図2】



【図4】



【図6】

